



СУММАТОР

Авторы: Э. М. Пройдаков

СУММАТОР (новолатинское *summator*, от ср.-век. лат. *summo* – подытоживать, суммировать) в вычислит. технике, электронная схема, выполняющая сложение цифровых или аналоговых сигналов. В случае сложения цифровых сигналов – это комбинационная схема, производящая поразрядное сложение двух и более двоичных чисел, поступающих на её вход. Схема С. строится из нескольких схем полусумматоров (полусумматор складывает две двоичные цифры и выдаёт сигнал переноса, однако не прибавляет к сумме возможный разряд переноса от предыдущего суммирования – для этого добавляют второй полусумматор), поэтому иногда в качестве синонима используется термин «полный С.». С. называется также спец. регистр процессора, в котором АЛУ хранит при вычислениях промежуточные результаты арифметич. и логич. операций, что намного быстрее, чем запоминать их в оперативном запоминающем устройстве. Кроме того, С. используется в операциях сдвига и ввода-вывода. Может быть как отд. микросхемой, так и составной частью АЛУ микропроцессора. В аналоговом С. (строится, как правило, на операционном усилителе) на выходе формируется напряжение или ток, пропорциональные сумме входных напряжений или токов.